

PPT-109

Rev.	Spec. No.	Date (M-D-Y)
0	P-R	Nov. -29-01
1	P-R1	Dec. -03-01
2	P-R2	Dec. -10-01
3	P-R3	Dec. -14-01
4	P-R4	Jan. -11-02
5	P-R5	Feb. -06-02
6	T-R	Apr. -01-02
7	T-R1	Sep. -18-03
8	T-R2	Mar. -18-05
9	T-R3	Jul. -19-12

Item No. **MN11216A**

適用規格 Applicable Standards	規格No. Standard No.
蛍光表示管納入規格 VFD Reliability Test Condition	TT-93-3336D
蛍光表示管信頼性試験規格 VFD Quality Specifications	TT-07-3081A

絶対最大定格 Absolute maximum ratings $T_a=25^{\circ}\text{C}$

項目 Parameter	記号 Symbol	端子 Terminal	定格 Rating	単位 Unit
フィラメント電圧 Filament volt.	E f	F (+), F (-) Note 1	3.2	Vdc
保存温度 Storage Temperature	T s	—	-50~+85	$^{\circ}\text{C}$
ロジック電源電圧 Logic supply volt.	V DD1	V DD1 Note 2	-0.3~6.5	V
ディスプレイ電源電圧 Display supply volt.	V DD2	V DD2 Note 2	-0.3~45.0	V
入力電圧 Input volt.	V IN	SI1, SI2, CLK, LAT, BK Note 2	V SS-0.3~V DD1+0.3	V

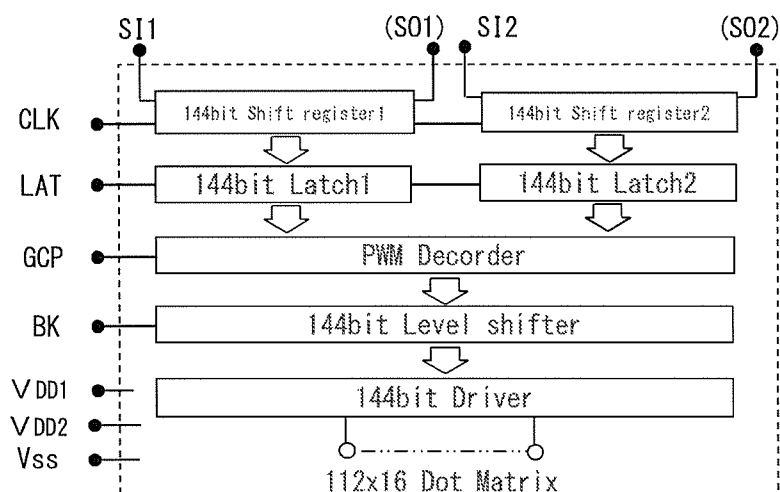
Note 1 : 極性注意。

Note polarity.

Note 2 : Vss=0Vを基準とした値。

Voltage based Vss=0V.

内部ロジック図 Internal logic figure



電源シーケンス Power-supply sequence

Note 3 : VDD2の電源投入はVDD1と同時またはVDD1の投入後であること。

VDD1の電源遮断はVDD2と同時またはVDD2の遮断後であること。

VDD2の印加中はVDD1をフローティング又は3.0V未満にしないこと。

VDD2 should be applied at the same time as VDD1, or after VDD1.

VDD1 should be turned off at the same time as VDD2, or after VDD2.

VDD1 should be applied and higher than 3.0V when applying VDD2.

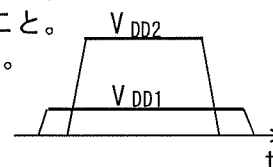


Fig. 1

MN11216A

推奨動作条件 Recommended operating conditions

項目 Parameter	記号 Symbol	条件 Condition	最小 MIN	標準 TYP	最大 MAX	単位 Unit
フィラメント電圧 Filament volt.	Ef	See Fig. 2 Note 1	2.4	2.7	3.0	Vdc
ロジック電源電圧 Logic supply volt.	VDD1	See Fig. 1.2 Note 2,3,4	3.0 4.5	3.3 5.0	3.7 5.5	V
ディスプレイ電源電圧 Display supply volt.	VDD2	See Fig. 1.2 Note 2,3,5	—	39.0	42.0	V
入力電圧 Input Volt.	VIN		0	—	VDD1	V
バイアス電圧 Filament bias Volt.	Ek	See Fig. 2	—	1.0	—	V
クロック周波数 Clock frequency	f CLK	See Fig. 3	—	—	2.5	MHz
クロックパルス幅 Clock pulse width	twCLK	See Fig. 3	200	—	—	ns
データ構成時間 Data setup time	t DS	See Fig. 3	100	—	—	ns
データ保持時間 Data hold time	t DH	See Fig. 3	150	—	—	ns
ラッチパルス幅 Latch Pulse width	t WL	See Fig. 3	300	—	—	ns
ラッチ構成時間 Latch setup time	t LS	See Fig. 3	250	—	—	ns
ラッチ保持時間 Latch hold time	t LH	See Fig. 3	120	—	—	ns
動作温度 Operating Temperature	To	—	-40~+85			°C

Note 4 : 階調表示には、3.3V TYP系で使用する
こと。

IDD1=3.3V typ should use for display of
grayscale.

Note 5 : 電流制限抵抗 $R_D=22\Omega$ の挿入を推奨。

Current-limiting resistor $R_D=22\Omega$ recommended

電気的光学的特性 Electrical and optical characteristics

f CLK=2MHz Ta=-40~85°C VSS=0V VDD1=3.3V VDD2=39V

all segments on

項目 Parameter	記号 Symbol	テスト条件 Test condition	最小 MIN	標準 TYP	最大 MAX	単位 Unit
フィラメント電流 Filament current	I f	All segment off VDD1=VDD2=0V Note 1,7	113.0	125.0	138.0	mAdc
ロジック電源電流 Logic supply current	I DD1	f CLK=2MHz Note 6	—	1.0	2.0	mA
ディスプレイ電源電流 Display supply current	I DD2	Note 6	—	6.0	12.0	mA
Hレベル入力電流 Hi-level input current	I IH	V IH=V DD1	—	—	5.0	μ A
Lレベル入力電流 Low-level input current	I IL	V IL=V SS	-250	-70	-35	μ A
Hレベル入力電圧 Hi-level input volt.	V IH		V DD1 $\times 0.85$	—	V DD1	V
Lレベル入力電圧 Low-level input volt.	V IL		V SS	—	V DD1 $\times 0.15$	V
輝度 Luminance	L (G)	Ta=25°C 発光Du=1/39	350	(700)	—	cd/m ²
発光色	Green (G)					

Note 6 : ES検証後、値を見直すことがあります。These values are subject to review after
ES evaluation.

Note 7 : Ef=2.7Vの場合。

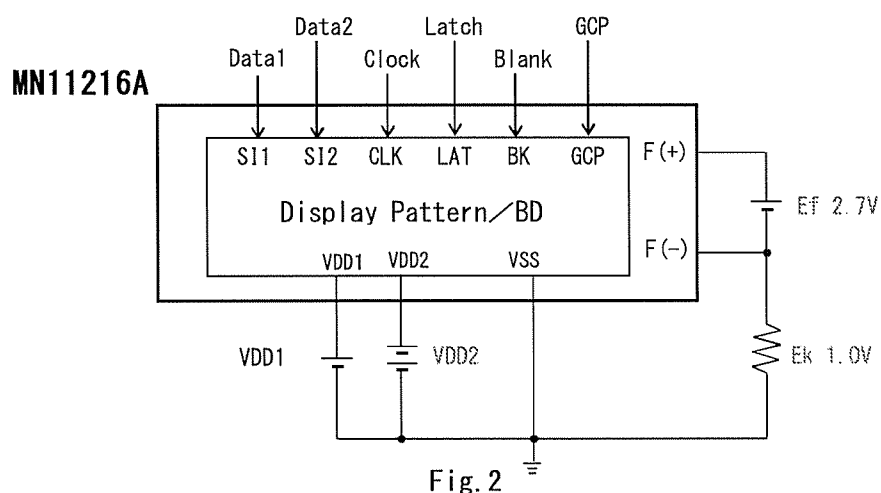
Value of Ef=2.7V.

MN11216A

ピン機能表 Terminal function table

ピン名	機能	Function
F(+), F(-)	フィラメント電圧入力	Filament voltage input pin
N P	ノーピン	No Pin
C L K	シフトレジスタクロック	Shift register clock input pin
S I 1	シリアルデータ入力1	Serial data 1 input pin
S I 2	シリアルデータ入力2	Serial data 2 input pin
S O 1	シリアルデータ出力1	Serial data 1 output pin
S O 2	シリアルデータ出力2	Serial data 2 output pin
G C P	輝度階調コントロールパルス	Grayscale control pulse input pin
L A T	データラッチコントロール	Data latch control input pin
B K	ディスプレイブランキング	Display blanking input pin
Vss	GND接地	Ground pin
VDD1	ロジック電源入力	Logic supply voltage input pin
VDD2	ディスプレイ電源入力	Display supply voltage input pin

回路例 Example of drive circuit



MN11216A

A C特性 AC Characteristics

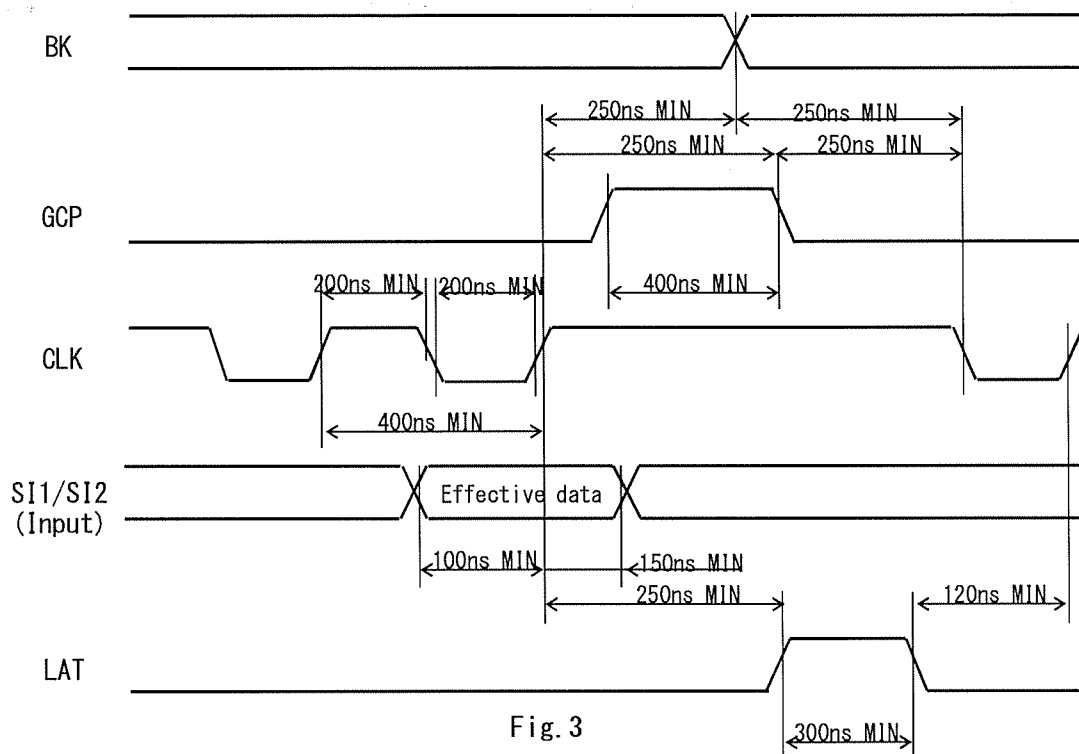


Fig. 3

Note 8 : 誤動作防止の為、下記の点についてご注意ください。

Please be careful about the following point for prevention of operation.

- データ書き込み時以外はCLKをHighにしておいて下さい。
When you don't write the data, Please set CLK to High.
- データ書き込み中はBKを変化させないで下さい。
Please don't change BK during data transmission.
- CLKがLowの状態ではBKを変化させないで下さい。
When CLK is Low, please do not change BK.
- LATがHigh(H)且つBKがLow(L)の状態ではCLKをL→Hにしないで下さい。
When LAT is High and BK is Low, please don't change CLK from Low to High.

Note 9 : GCPに関しては、Sheet 5/10のタイミングチャート内および、Sheet 6/10の輝度階調モードの制約事項をご参照下さい。

Please refer to Sheet 5/10 and Sheet 6/10 about GCP.

Note 10 : LATパルス幅は最小限にして下さい。LATは桁間ブランキング時(BK=H)に入れて下さい。また桁間ブランキング中のLATタイミングに制約がありますので、Sheet 5/10をご参照下さい。

Please make LAT-pulse width into the minimum.

Refer to Sheet 5/10 for Inter-Digit-Blanking and LAT-timing.

Note 11 : BKに関してはデータ転送タイミングチャートをご参照下さい。

Please refer to the Data transfer timing chart about BK.

お取り扱い上のご注意 Caution

- 電源投入後、表示させる前にシフトレジスタ内部とラッチされている出力を必ず消去して下さい。

特に高温時において、ちらつきの原因となることがあります。

After turning on the VFD, clear shift register and latched output before displaying pattern, otherwise, flickering may occur, especially under high temperature conditions.

- 半導体を使用した製品であり、自他の発熱等の温度上昇により誤動作することがあります。

ご使用に当っては放熱にご配慮下さい。

Ensure adequate heat dissipation to avoid malfunction due to rising temperature.

- 半導体製品ですので静電気には十分ご注意ください。故障の原因になります。

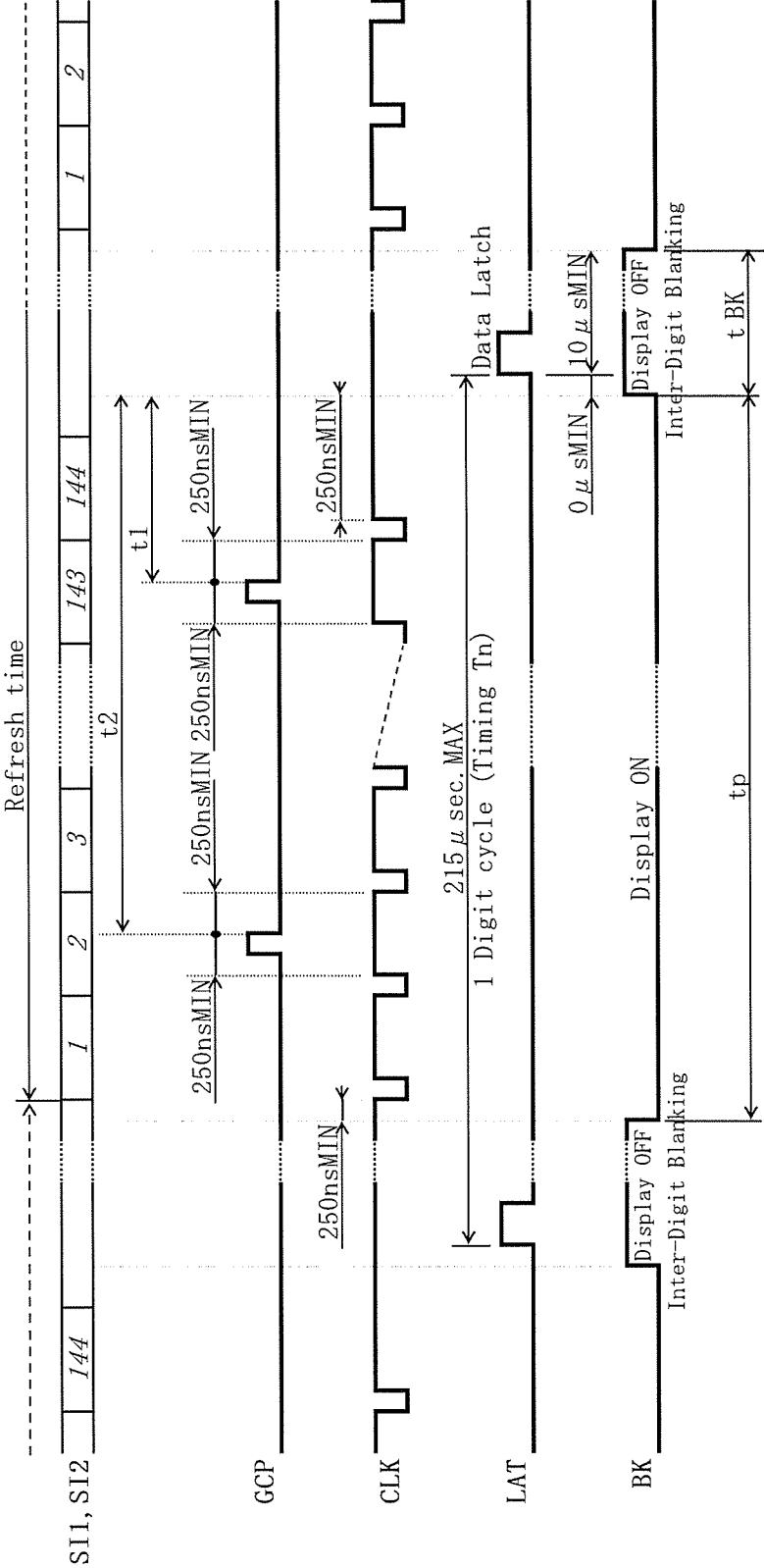
As a semiconductor device, precautions should be taken to prevent static charges during handling and assembly.

- 蛍光体焼きつき防止のため、固定表示を避け、スクロールやスクリーンセイバー、スリープモード等の機能を加えてのご使用をお勧めします。

To avoiding burn-in problem due to fixed pattern display, scroll, screen saver or sleep functions are recommended.

MN11216A : Data transfer timing chart(1/2)

Data transfer timing chart



Note 12: "tp"は一回のT1からT38のスキップ内では変化なきこと。 The tp should not change at scan of one cycle.

Note 13: tpとtBKは常時一定になるようにして下さい。 tp and tBK should always be regularity.

Note 14: グリッドスキップが停止しないようにして下さい。停止した場合はVFDが恒久破壊する危険性があります。

Grid scan should not stop. If it stops, VFD may break.

Note 15: データ送信1サイクル中に桁間ブランキングを入れて下さい。 Please put in the Intrer-Digit Blanking into every 1 cycle data input.

Note 16: 桁間ブランキング幅を延長して輝度コントロールをかける場合は、Sheet 4/10のCLKパルスとの制約事項をお守り下さい。

When you extend Intrer-Digit Blanking width and tone control, please refer to Sheet 4/10.

Note 17: 輝度階調時の誤動作防止の為、BKコントロールによるデマ表示時のBK=Lの表示ON時間は、25 μs sec MINとして下さい。

Give the display ON time of BK=L at the time of the Dimmer-display by BK control as 25 μs sec MIN for the incorrect operation prevention.

Pin Assignment

Pin No.	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	~	30	31	32	33
Assignment	F(-)	F(-)	F(-)	NP	NP	VDD2	VSS	VSS	VDD1	BK	LAT	GCP	SO2	SO1	CLK	SI1	SI2	NP		F(+)	F(+)	F(+)	F(+)

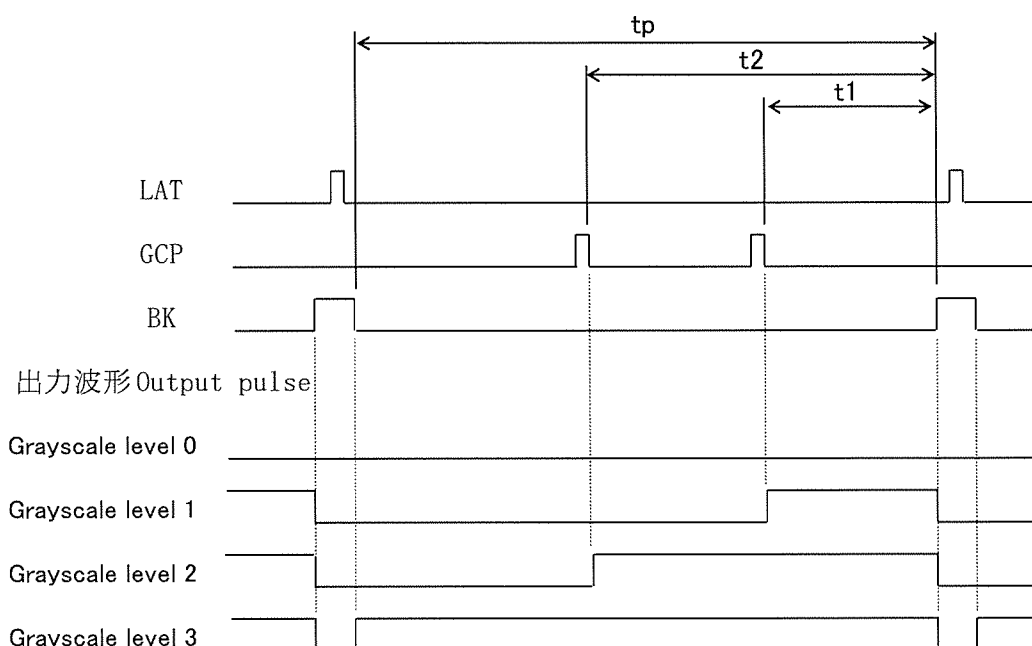
MN11216A : Data transfer timing chart (2/2)

輝度階調機能 / Grayscale Function

階調レベル Grayscale Level	階調データ Anode Data		輝度 Luminance	
	Shift Register 1 : SI1	Shift Register 2 : SI2		
0	L	L	0 %	Display Off
1	H	L	(about) $t1/tp$ %	Approx. $t1/tp$ of grayscale level 3
2	L	H	(about) $t2/tp$ %	Approx. $t2/tp$ of grayscale level 3
3	H	H	100 %	

輝度階調例 Example of Luminance ($t2=3/5tp$, $t1=3/10tp$)

	144	143	142	141	140	139	...	6	5	4	3	2	1
Shift Register 1	H	L	H	L	H	L	...	H	L	H	L	H	L
	&	&	&	&	&	&		&	&	&	&	&	&
Shift Register 2	H	H	L	L	H	H	...	L	L	H	H	L	L
	↓	↓	↓	↓	↓	↓		↓	↓	↓	↓	↓	↓
PWM Decoder (Output)	100%	60%	30%	0%	100%	60%	...	30%	0%	100%	60%	30%	0%



Note 18 : LATがHigh (H) の期間にCLKの立ち上がりエッジが入らないようにして下さい。

When LAT is High (H), the rising edge of CLK should not enter.

PWMデコーダはLATの立ち上がりエッジでリセットされます。

PWM decoder is reset by the rising edge of LAT.

GCPのパルス条件は変化させないで下さい。

Please do not change the pulse conditions of GCP.

Note 19 : アノードデータ部のみレベル0、1、2、3の4段階調が掛けられます。

Only as for an anode data part, 4 stage tone of levels 0, 1, 2, and 3 is hung.

グリッド部のデータは、SI1, SI2ともH(1, 1)にして、レベル3(100%出力)にしてください。

Data of a grid part should set SI1 and SI2 to H (1, 1).

NC部はデータをSI1, SI2ともL(0, 0)にしておいて下さい。

As for NC part, SI1 and SI2 should set data to L (0, 0).

Note 20 : GCPのパルス条件については御社とご相談の上、当社検査条件を決定させていただきます。

尚、当社の機能検査においては、目視にて階調モードが機能していることを確認します。

輝度階調の結果、出力される輝度レベルについてはその輝度値自体は管理対象外とさせていただきます。

It is allowed to determine the inspection conditions of our company after consulting with your company about the pulse conditions of GCP.

Inspection of our company inspects inspection in the tone mode visually.

The luminosity value by tone control is the outside for management.

Note 29 : GCPパルスは規定数を越えて入力しないようにして下さい。誤動作の原因となります。

Please do not input GCP pulse exceeding the number of regulations. It becomes the cause of incorrect operation.

MN11216A : Serial data sequence

Data No.	1	2	3	4	5	6	~	91	92	93	94	95	96	97	98	99	100	101	102	103	104	~	128	129	130	131	132	133	134	135	~	144						
Grid No.	Anode data																Grid scan data														No Connection							
T1				Note 22										H									L								Note 25							
T2								Note 23						L	H								L								Note 25							
T3				Note 22										L		H							L								Note 25							
T4								Note 23						L			H						L								Note 25							
T5				Note 22										L			H						L								Note 25							
T6								Note 23						L				H					L								Note 25							
T7				Note 22										L				H					L								Note 25							
T8								Note 23						L					H				L								Note 25							
:						Note 26															Note 26									Note 26								
T31				Note 22										L									H								Note 25							
T32								Note 23						L									H								Note 25							
T33				Note 22										L									L								Note 25							
T34								Note 23						L									L								Note 25							
T35				Note 22										L									L								Note 25							
T36								Note 23						L									L								Note 25							
T37				Note 22										L									L								Note 25							
T38								Note 24						L									L								Note 25							

Note 21 : 波形中のHはHigh(ON)、LはLow(OFF)を示す。

H=High Level (ON), L=Low Level (OFF)

Note 22 : タイミング内のa, b, c列ドット(1a~16a, 1b~16b, 1c~16c)に限り選択可。

この時, e, f列ドット(1d~16d, 1e~16e, 1f~16f)は, LにしてOFF。

Set data ON(H) or OFF(L) for anode group a (1a to 16a), group b

(1b to 16b), and group c (1c to 16c) for the selected grids in

this timing. Then other anodes d, e, and f should be all OFF(L).

Note 23 : タイミング内のd, e, f列ドット(1d~16d, 1e~16e, 1f~16f)に限り選択可。

この時, a, b, c列ドット(1a~16a, 1b~16b, 1c~16c)は, LにしてOFF。

Set data ON(H) or OFF(L) for anode group d (1d to 16d), group e

(1e to 16e), and group f (1f to 16f) for the selected grids in

this timing. Then other anodes a, b, and c should be all OFF(L).

Note 24 : タイミング内のd列ドット(1d~16d)に限り選択可。この時, a, b, c, e, f列

ドット(1a~16a, 1b~16b, 1c~16c, 1e~16e, 1f~16f)は, LにしてOFF。

Set data ON(H) or OFF(L) for anode group d (1d to 16d)

for the selected grids in this timing.

Then other anodes a, b, c, e, and f should be all OFF(L).

Note 25 : 選択出来るデータはありません。データはLowとして下さい。

Data should be OFF(L).

Note 26 : T9~T37は中略。T1~T37は奇数同士、偶数同士のタイミングで同様の使い方です。

T9 to T36 omit.

Note 27 : ちらつき防止の為、連続したT1~T38の繰り返しサイクルは120Hz以上のこと。

The scanning rate of T1~T38 should be 120Hz or more because of

flickering prevention.

MN11216A : Data map

シフトレジスタ割り当て順 [シフトレジスタ1～2(SI1, SI2) 共通]

The order of shift register assignment (SI1 and SI2 are common.)

Upper row	<i>Data No.</i>
Lower row	Assignment

<i>1</i>	<i>2</i>	<i>3</i>	<i>4</i>	<i>5</i>	<i>6</i>	<i>7</i>	<i>8</i>	<i>9</i>	<i>10</i>	<i>11</i>	<i>12</i>	<i>13</i>	<i>14</i>	<i>15</i>	<i>16</i>
1a	1f	1b	1e	1c	1d	2a	2f	2b	2e	2c	2d	3a	3f	3b	3e
<i>17</i>	<i>18</i>	<i>19</i>	<i>20</i>	<i>21</i>	<i>22</i>	<i>23</i>	<i>24</i>	<i>25</i>	<i>26</i>	<i>27</i>	<i>28</i>	<i>29</i>	<i>30</i>	<i>31</i>	<i>32</i>
3c	3d	4a	4f	4b	4e	4c	4d	5a	5f	5b	5e	5c	5d	6a	6f
<i>33</i>	<i>34</i>	<i>35</i>	<i>36</i>	<i>37</i>	<i>38</i>	<i>39</i>	<i>40</i>	<i>41</i>	<i>42</i>	<i>43</i>	<i>44</i>	<i>45</i>	<i>46</i>	<i>47</i>	<i>48</i>
6b	6e	6c	6d	7a	7f	7b	7e	7c	7d	8a	8f	8b	8e	8c	8d
<i>49</i>	<i>50</i>	<i>51</i>	<i>52</i>	<i>53</i>	<i>54</i>	<i>55</i>	<i>56</i>	<i>57</i>	<i>58</i>	<i>59</i>	<i>60</i>	<i>61</i>	<i>62</i>	<i>63</i>	<i>64</i>
9a	9f	9b	9e	9c	9d	10a	10f	10b	10e	10c	10d	11a	11f	11b	11e
<i>65</i>	<i>66</i>	<i>67</i>	<i>68</i>	<i>69</i>	<i>70</i>	<i>71</i>	<i>72</i>	<i>73</i>	<i>74</i>	<i>75</i>	<i>76</i>	<i>77</i>	<i>78</i>	<i>79</i>	<i>80</i>
11c	11d	12a	12f	12b	12e	12c	12d	13a	13f	13b	13e	13c	13d	14a	14f
<i>81</i>	<i>82</i>	<i>83</i>	<i>84</i>	<i>85</i>	<i>86</i>	<i>87</i>	<i>88</i>	<i>89</i>	<i>90</i>	<i>91</i>	<i>92</i>	<i>93</i>	<i>94</i>	<i>95</i>	<i>96</i>
14b	14e	14c	14d	15a	15f	15b	15e	15c	15d	16a	16f	16b	16e	16c	16d
<i>97</i>	<i>98</i>	<i>99</i>	<i>100</i>	<i>101</i>	<i>102</i>	<i>103</i>	<i>104</i>	<i>105</i>	<i>106</i>	<i>107</i>	<i>108</i>	<i>109</i>	<i>110</i>	<i>111</i>	<i>112</i>
G1	G2	G3	G4	G5	G6	G7	G8	G9	G10	G11	G12	G13	G14	G15	G16
<i>113</i>	<i>114</i>	<i>115</i>	<i>116</i>	<i>117</i>	<i>118</i>	<i>119</i>	<i>120</i>	<i>121</i>	<i>122</i>	<i>123</i>	<i>124</i>	<i>125</i>	<i>126</i>	<i>127</i>	<i>128</i>
G17	G18	G19	G20	G21	G22	G23	G24	G25	G26	G27	G28	G29	G30	G31	G32
<i>129</i>	<i>130</i>	<i>131</i>	<i>132</i>	<i>133</i>	<i>134</i>	<i>135</i>	<i>136</i>	<i>137</i>	<i>138</i>	<i>139</i>	<i>140</i>	<i>141</i>	<i>142</i>	<i>143</i>	<i>144</i>
G33	G34	G35	G36	G37	G38	NC	NC	NC	NC	NC	NC	NC	NC	NC	NC

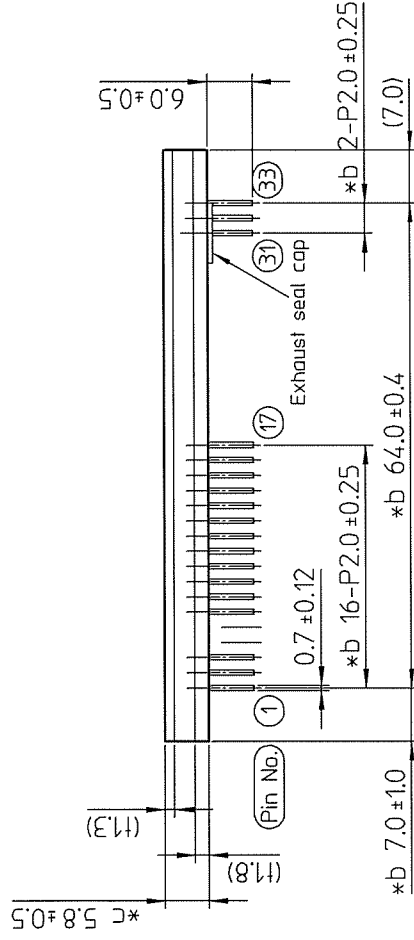
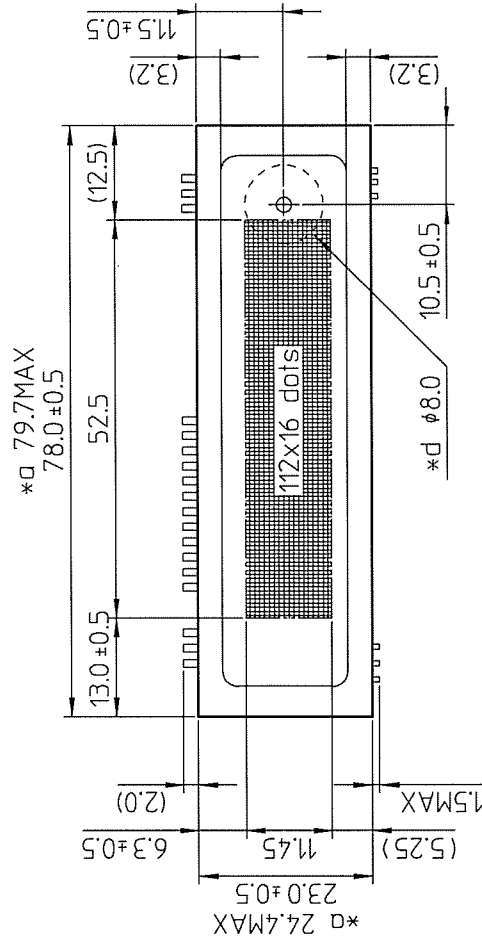
シフトレジスタ Shift Register

SI1	→	144	143	142	141	140	～	6	5	4	3	2	1	→	S01
SI2	→	144	143	142	141	140	～	6	5	4	3	2	1	→	S02

Note 28 : 1a to 16f

G1 to G38 = Grid

NC = No Connection



*a フリットのはみ出しを含む寸法とする。

Including any protruding frit glass.

*b 基板底面より3mmの位置の寸法とする。

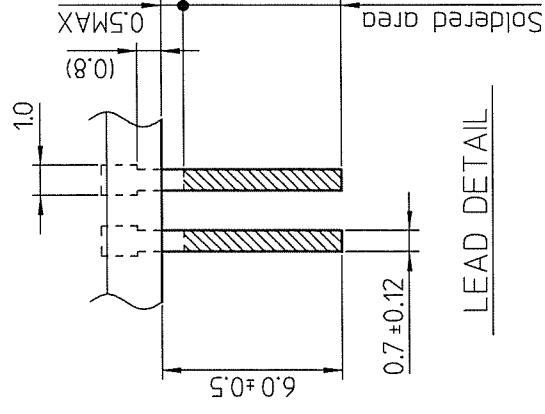
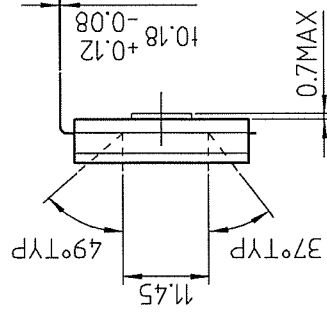
Within 3mm from the bottom of the glass substrate.

*c 排気孔栓の厚みを含まない。

Does not include the thickness of the exhaust seal cap.

*d 排気孔栓は排気孔の中心から半径6mmの範囲に収まっていること。

Exhaust seal cap is entirely within 6mm radius from this point.



LEAD DETAIL

